

МОДУЛЬ 8. РЕГИСТРЫ

Блок 8.1. Общие сведения

Регистр предназначен для хранения многоразрядных двоичных чисел (слов). Поэтому его основу составляют запоминающие элементы – триггеры. В каждом из них хранится цифра разряда числа.

Кроме хранения, регистр может осуществлять сдвиг принятого слова, преобразование параллельного кода в последовательный и наоборот, преобразование кода из прямого в обратный (когда единицы заменяются нулями, а нули – единицами) и наоборот, и некоторые арифметические и логические операции.

В соответствии со способом ввода и вывода разрядов числа различают регистры параллельные, последовательные и комбинированные.

В параллельном регистре (регистре памяти) ввод и вывод слова осуществляется в параллельной форме – одновременно всех разрядов, в последовательном (сдвиговом) регистре разряды числа вводятся и выводятся последовательно, в комбинированном регистре ввод числа осуществляется в параллельной форме, а вывод в последовательной или наоборот.

Рис.8.1.



ными требованиями.

Изучив материал этого модуля, студент сможет разрабатывать схемы устройств, правильно выбирая регистры в соответствии с их назначением и конкрет-

Блок 8.2. Параллельный регистр

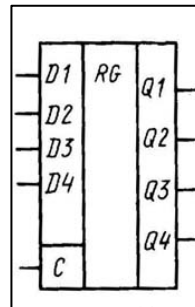
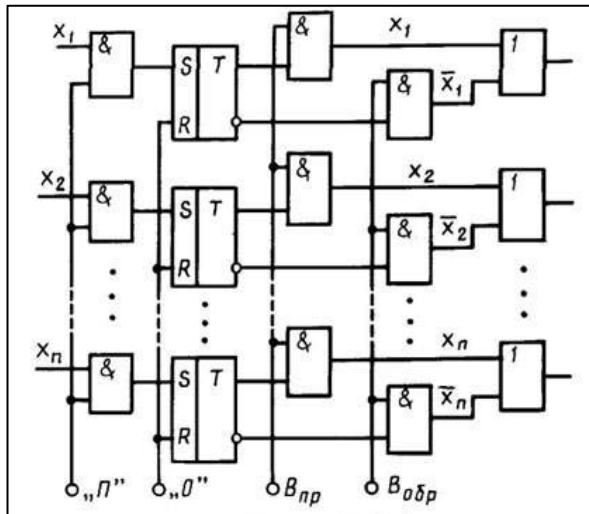


Рис. 8.2,а Рис. 8.2,б

На рис.8.2,а приведена функциональная схема параллельного регистра (регистра памяти) на RS-триггерах при однофазном способе приема числа $x_n \dots x_2, x_1$.

Так как сигналы, поступающие только на входы S, не могут установить соответствующие триггеры в состояния 0 (из-за чего число будет записано с ошибкой), то перед приемом числа все триггеры регистра обнуляются. Для этого на линию "0" подается логическая 1. Подготовка к приему новой информации составляет первый такт.

Во втором такте по сигналу 1 на линии "П" ("Прием") двоичное число всеми разрядами одновременно (параллельно) через конъюнкторы записывается в разряды регистра. Выдача числа в прямом коде осуществляется по сигналу лог. 1 на линии Впр, а в обратном – по сигналу лог.1 на линии Вобр.

Ввод информации в рассматриваемом регистре может осуществляться и парафазным способом, когда i-ый разряд числа на вход S поступает

непосредственно, а на R-вход – через инвертор. Этим исключается необходимость предварительной установки триггеров в 0, так как теперь его состояние целиком определяется сигналами на S- и R-входах, т. е. цифрой в разряде кода. Такая запись числа осуществляется в один такт и производится намного быстрее, чем двухтактная.

Параллельный регистр может быть реализован и на других типах триггеров, имеющих информационные входы.

Условное изображение параллельного четырехразрядного регистра приведено на рис.8.2,б, где Q1...Q4 – выходы разрядов регистра, D1...D4 – входы, с которых в регистр одновременно записываются все разряды заносимого слова при поступлении импульса разрешения на C-вход

Блок 8.3. Последовательный регистр

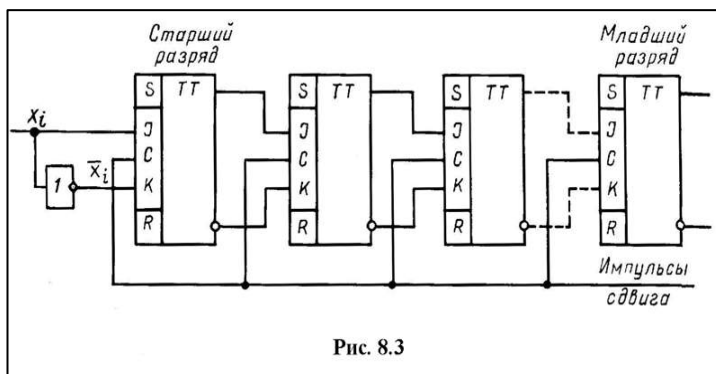


Рис. 8.3

В последовательных регистрах число вводится и выводится последовательно разряд за разрядом. Разряды такого регистра соединены последовательно. Каждый разряд выдает информацию в следующий и одновременно принимает новую информацию из предыдущего. Для этого каждый разряд должен иметь два запоминающих элемента. В первый передается информация из предыдущего разряда, одновременно второй запоминающий элемент передает свою информацию в последующий разряд; затем информация, принятая первым запоминающим элементом, передается во второй, а первый освобождается для приема новой информации.

Двухступенчатый триггер (например, JK-триггер, D-триггер) представляет совокупность двух запоминающих

элементов, поэтому он один может составлять разряд последовательного регистра. Если в цепи таких триггеров выходы одного триггера соединить с входами другого, то по фронту тактового импульса во входную ступень каждого триггера будет заноситься информация из выходной ступени предыдущего триггера, а по спаду импульса она

будет переписываться в выходную ступень. Теперь (по фронту следующего тактового импульса) во входной ступени триггера информация может быть заменена новой (из предыдущего триггера) без опасения, что предыдущая будет потеряна.

Функциональная схема последовательного регистра приведена на рис.8.3, где, к примеру, левый триггер предназначен для хранения старшего разряда числа, а правый – для хранения младшего разряда. Разряды двоичного числа (высокие и низкие потенциалы), начиная с его младшего разряда, последовательно поступают на входы старшего разряда регистра. Поступление разрядов числа чередуется с поступлением импульсов сдвига, которыми вводимые разряды продвигаются вдоль регистра, пока младший разряд n -разрядного числа не окажется в младшем разряде регистра.

Для выдачи записанного числа в последовательной форме надо на входы старшего разряда регистра подать $x_i=0$, $\bar{x}_i=1$, а на линию импульсов сдвига – n импульсов. Первый импульс выдвинет из младшего разряда регистра младший разряд числа, на его место передвинется второй разряд числа и т. д. – все число сдвинется вдоль регистра на один разряд. Одновременно с входов в старший разряд регистра будет записан 0. Второй импульс сдвига выдвинет из регистра второй разряд числа и продвинет 0 из старшего разряда регистра в соседний, более младший и т.д. После n импульсов сдвига число будет полностью выведено из регистра, в разряды которого окажутся записанными нули. В соответствии с механизмом перемещения разрядов числа вдоль регистра последовательный регистр называют сдвигающим (сдвиговым). Он может быть однонаправленным (для сдвига числа в сторону младшего разряда – правый сдвиг, в сторону старшего разряда – левый сдвиг), а также реверсивным, обеспечивающим сдвиг в обе стороны.

Схема реверсивного сдвигового регистра изображена на рис.8.4. При $V=1$ верхний ряд конъюнкторов заблокирован и в регистр сдвиговыми импульсами могут вдвигаться разряды слова слева направо с входа D1. При $V=0$ блокируется нижний ряд конъюнкторов и слово может вдвигаться в регистр с входа D2 справа налево.

Блок 8.4. Параллельно-последовательный регистр

Параллельно-последовательные регистры используются, в частности, для преобразования параллельной формы кода в последовательную и наоборот. Для решения первой задачи регистр, выполненный по схеме рис. 8.3, должен иметь триггеры с неактивными входами S и R для записи слова в параллельном коде. С подачей импульсов сдвига этот код разряд за разрядом будет появляться на выходе триггера младшего разряда. При решении второй задачи число вводится в регистр последовательно разряд за разрядом, а снимается одновременно с выходов всех триггеров.

Если выходы последнего триггера (см. рис. 8.3) соединить с входами первого, то получится кольцевой регистр сдвига. Записанная в его разряды информация под воздействием сдвигающих импульсов будет циркулировать по замкнутому кольцу. Кольцевой регистр иначе называют кольцевым счетчиком. Его коэффициент пересчета равен числу разрядов n : единица, записанная в один из разрядов, периодически появляется в нем после того, как пройдут n сдвигающих импульсов.

Приведем еще одно применение регистра. Пусть в регистр (см., например, рис. 8.3) записано число так, что его крайние разряды свободны от разрядов числа. При этом сдвиг числа влево (в сторону старших разрядов) увеличивает число вдвое, а сдвиг вправо уменьшает число в два раза. Это легко проследить на примере. Число $00111002 = 2810$. При сдвиге влево оно будет равно $01110002 = 5610$, а при сдвиге вправо составит $00011102 = 1410$.

Промышленность выпускает многие типы регистров в интегральном исполнении.

На рис. 8.4 приведено условное изображение 4-х разрядного параллельно-последовательного регистра со сдвигом вправо. Выбор режима (последовательный или параллельный ввод числа) определяется сигналом на входе V2: при логическом 0 регистр работает как сдвигающий, а при логической 1 – как параллельный. Через вход V1 в первый разряд регистра последовательно вводятся разряды двоичного числа. Синхроимпульсы, поступающие на вход C1, обеспечивают их сдвиг. По входам D1...D4 в регистр может быть занесено двоичное число в параллельной форме всеми разрядами одновременно. Его запись происходит с поступлением синхроимпульса на вход C2.

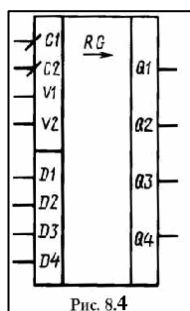


Рис. 8.4

В условных обозначениях регистров со сдвигом влево стрелка обращена в сторону, противоположную

изображенной на рис. 8.4, а в реверсивных сдвигающих регистрах она показывается двунаправленной.

На рис. 8.5 показано наращивание разрядов последовательно-параллельного регистра (с последовательным вводом и параллельным выводом числа). По каждому импульсу на входе C разряды вводимого слова с входа D вдвигаются в регистр. С выхода последнего разряда (Q4) предыдущего регистра разряд слова поступает на вход D последующего регистра, составляющих как бы непрерывную цепочку последовательно включенных

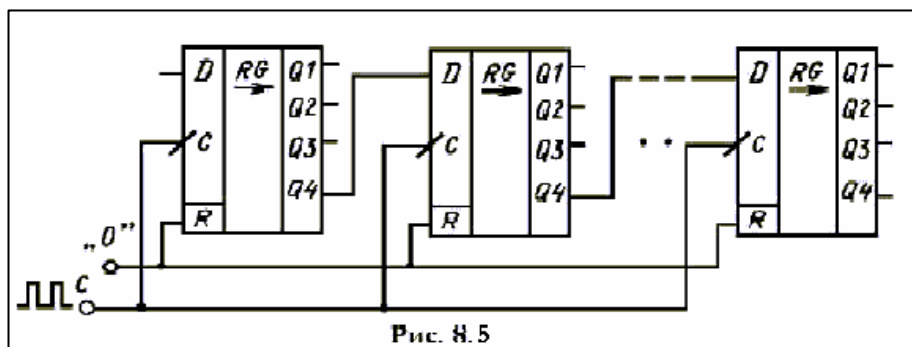


Рис. 8.5

триггеров.

Вопросы для самоконтроля

1. Какой должна быть минимальная разрядность регистра для записи чисел, десятичный эквивалент наибольшего из которых равен 45.
2. Сколько разрядов должен иметь сдвиговый регистр, чтобы трехзначное двоичное число можно было увеличить в восемь раз.

Задачи к модулю "Регистры"

1. Составьте принципиальную схему последовательно-параллельного регистра, по одному управляющему входу которого осуществляется переход от параллельной записи к последовательной.
2. Составьте принципиальную схему последовательно-параллельного регистра с двумя управляющими входами, один из которых устанавливает параллельный ввод числа, а другой – последовательный.
3. Составьте схему регистра памяти при парафазном занесении информации.

Заключение по теме модуля "Регистры"

По способу занесения числа регистры разделяются на параллельные (регистры памяти), последовательные (сдвиговые регистры) и параллельно- последовательные (комбинированные).

Кроме хранения числа, последовательные и параллельно-последовательные регистры могут осуществлять сдвиг чисел, что соответствует их умножению или делению.

На параллельно-последовательных регистрах осуществляют преобразование параллельного кода в последовательный и наоборот.

Литература

1. Калабеков Б.А. Цифровые устройства и микропроцессорные системы – М.: Телеком, 2000г., с. 126...130
2. Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре – Л.: Энергоиздат , 1986 г., с. 236...258.
3. Фролкин В.Т., Попов Л.Н. Импульсные и цифровые устройства – М.: Радио и связь, 1992 г., с.229...248.
4. Потемкин И.С. Функциональные узлы цифровой автоматики – М.: Энергоатомиздат, 1988 г., с. 206...211, 276...290.
5. Сайт в интернете: WWW. abc. WSV.ru
6. Сайты в интернете : rff.tsu.ru, pub. mirea. ac. ru, foroff. phys. msu.ru